

МИНОБРНАУКИ РОССИИ

Федеральное государственное бюджетное образовательное учреждение
высшего образования

«Тверской государственный технический университет»
(ТвГТУ)

УТВЕРЖДАЮ

Проректор по учебной работе

_____ Э.Ю. Майкова

« ____ » _____ 2019 г.

РАБОЧАЯ ПРОГРАММА

дисциплины части, формируемой участниками образовательных отношений,

Блока 1 «Дисциплины (модули)»

«Цифровая схемотехника»

Направление подготовки бакалавров – 09.03.01 Информатика и вычислительная техника

Направленность (профиль) – Вычислительные машины, комплексы, системы и сети

Тип задач профессиональной деятельности – производственно-технологический

Форма обучения – очная и заочная

Факультет информационных технологий

Кафедра электронных вычислительных машин

Тверь 2019

Рабочая программа дисциплины соответствует ОХОП подготовки бакалавров в части требований к результатам обучения по дисциплине и учебному плану.

Разработчик программы: к.т.н., доцент

Р.Н. Филиппов

Программа рассмотрена и одобрена на заседании кафедры ЭВМ 29.03.2019 г. протокол № 5.

Заведующий кафедрой ЭВМ

А.Р. Хабаров

Согласовано:

Начальник УМО УМУ

Д.А. Барчуков

Начальник отдела
комплектования
зональной научной
библиотеки

О.Ф. Жмыхова

1. Цель и задачи дисциплины

Основной целью изучения дисциплины «Цифровая схемотехника» является приобретение студентами базовых знаний и навыков их использования в вопросах схемотехнического проектирования цифровых устройств на интегральных микросхемах, принципов построения и характеристик современных вопросов анализа и синтеза цифровых систем.

Задача дисциплины: выработка у студентов системного подхода к решению задач проектирования, способность ориентироваться во всем многообразии задач проектирования, а также самостоятельно классифицировать цифровые устройства с целью выбора наименее трудоёмкой и вместе с тем адекватной схемной реализации.

2. Место дисциплины в структуре ОП

Дисциплина относится к части, формируемой участниками образовательных отношений, Блока 1 ОП ВО. Для изучения курса требуются знания дисциплин «Дискретная математика», «Теория автоматов», «Электроника» и «Технологии программирования».

Курс «Цифровая схемотехника» является одной из дисциплин, завершающих формирование специалистов по вычислительной технике.

3. Планируемые результаты обучения по дисциплине

3.1. Планируемые результаты обучения по дисциплине

Компетенции, закрепленные за дисциплиной в ОХОП:

Дисциплина нацелена на формирование у выпускника следующих компетенций:

УК-2. Способен определять круг задач в рамках поставленной цели и выбрать оптимальные способы их решения, исходя из действующих правовых норм, имеющихся ресурсов и ограничений.

Индикатор компетенции, закреплённый за дисциплиной в ОХОП:

ИУК-2.1. Формулирует в рамках поставленной цели проекта совокупность задач, обеспечивающих ее достижение.

Показатели оценивания индикатора достижения компетенции:

Знать:

31. Принципы постановки целей и задач с использования системного подхода.
32. Принцип декомпозиции и композиции систем.

Уметь:

- У1. Разрабатывать техническое задание.

У2. Разрабатывать конструкторскую и техническую документацию.

У3. Выполнять сравнительный анализ различных технологий, исходя из имеющихся ограничений.

Иметь опыт практической подготовки:

ПП1. Документации с использованием компьютерных технологий.

ПК-6. Способен выполнять функционально-логическое проектирование и разрабатывать конструкторско-технологическое обеспечение производства аппаратных средств вычислительной техники используя современные инструментальные средства и программное обеспечение.

Индикаторы компетенции, закреплённые за дисциплиной в ОХОП:

ИПК-6.1. Разрабатывает варианты схмотехнического описания отдельных цифровых блоков.

ИПК-6.2. Использует языки описания аппаратных средств для разработки интегральных схем и составляющих их блоков на уровне регистровых передач, поведенческого описания, описания списка цепей.

ИПК-6.3. Осуществляет проверку созданных описаний блоков на соответствие правилам проектирования.

ИПК-6.4. Анализирует и применяет на практике знания по организации системы памяти компьютеров.

Показатели оценивания индикаторов достижения компетенции:

ИПК-6.1.

Знать:

31. Современные схмотехнологии и серии цифровых микросхем.

32. Функциональное назначение различных микросхем.

32. Теорию синтеза цифровых устройств.

Уметь:

У1. Разрабатывать узлы и блоки цифровых устройств.

У2. Выполнять расчет основных параметров узлов и блоков цифровых устройств.

Иметь опыт практической подготовки:

ПП1. Структурных, функциональных и принципиальных схем цифровых устройств.

ИПК-6.2.

Знать:

31. Специализированный компьютерный язык проектирования аппаратуры VHDL.

Уметь:

У1. Использовать язык VHDL в процессе разработки узлов и блоков цифровых устройств.

Иметь опыт практической подготовки:

ПП1. Цифровых схем с использованием языка VHDL в программной среде компьютерного проектирования.

ИПК-6.3.**Знать:**

31. Принципы отладки и проверки работоспособности цифровых схем.

Уметь:

У1. Выполнять расчет параметров узлов и блоков цифровых схем.

У2. Выполнять проверку работоспособности цифровых схем с использованием временных диаграмм и таблиц истинности.

У3. Выполнять проверку работоспособности цифровых схем с использованием вспомогательных технических средств (диагностических блоков, индикаторов и т.д.)

Иметь опыт практической подготовки:

ПП1. Цифровых схем со встроенными диагностическими средствами проверки работоспособности.

ИПК-6.4.**Знать.**

31. Современные технологии проектирования цифровых устройств с памятью.

32. Современные технологии организации памяти.

33. Гарвардскую и принстонскую архитектуры организации памяти.

34. Принципы разработки микропрограммных устройств управления.

Уметь.

У1. Разрабатывать микропрограммное устройство управления.

У2. Выбирать микросхемы постоянной памяти для хранения микропрограммы.

У3. Разрабатывать автоматы Мили и Мура.

У4. Разрабатывать микрограммы для управляющих устройств.

Иметь опыт практической подготовки:

ПП1. Микропрограммных устройств управления в программной среде компьютерного проектирования цифровых схем.

ПП2. Диагностических средств проверки правильности работы управляющего устройства.

3.2. Технологии, обеспечивающие формирование компетенций

Проведение лекционных и лабораторных занятий, выполнение курсового проекта, самостоятельная работа под руководством преподавателя.

4. Трудоемкость дисциплины и виды учебной работы

Таблица 1а. Распределение трудоемкости дисциплины по видам учебной работы

ОЧНАЯ ФОРМА ОБУЧЕНИЯ

Вид учебной работы	Зачетные единицы	Академические часы
Общая трудоемкость дисциплины	7	252
Аудиторные занятия (всего)		90
В том числе:		
Лекции		45
Практические занятия (ПЗ)		не предусмотрены
Лабораторные работы (ЛР)		45
Самостоятельная работа обучающихся (всего)		126+36 (экз.)
В том числе:		
Курсовая работа		не предусмотрена
Курсовой проект		70
Расчетно-графические работы		не предусмотрены
Реферат		не предусмотрен
Другие виды самостоятельной работы: - подготовка к защите лабораторных работ - подготовка к защите курсового проекта		10 20
Текущий контроль успеваемости и промежуточная аттестация (зачёт, экзамен)	1	26+36
Практическая подготовка при реализации дисциплины (всего)		115
В том числе:		
Практические занятия (ПЗ)		не предусмотрены
Лабораторные работы (ЛР)		45
Курсовая работа		не предусмотрена
Курсовой проект		70

Таблица 1б. Распределение трудоемкости дисциплины по видам учебной работы

ЗАОЧНАЯ ФОРМА ОБУЧЕНИЯ

Вид учебной работы	Зачетные единицы	Академические часы
Общая трудоемкость дисциплины	7	252
Аудиторные занятия (всего)		18
В том числе:		
Лекции		8
Практические занятия (ПЗ)		не предусмотрены
Лабораторные работы (ЛР)		10
Самостоятельная работа обучающихся (всего)		234
В том числе:		

Курсовая работа		не предусмотрена
Курсовой проект		80
Расчетно-графические работы		не предусмотрены
Реферат		не предусмотрен
Другие виды самостоятельной работы: - изучение теоретической части дисциплины; - подготовка к защите курсового проекта - подготовка к защите лабораторных работ		100 10 20
Текущий контроль успеваемости и промежуточная аттестация (зачёт, экзамен)		24+36
Практическая подготовка при реализации дисциплины (всего)		90
В том числе:		
Практические занятия (ПЗ)		не предусмотрены
Лабораторные работы (ЛР)		10
Курсовая работа		не предусмотрен
Курсовой проект		80

5. Структура и содержание дисциплины

5.1. Структура дисциплины

ОЧНАЯ ФОРМА ОБУЧЕНИЯ

Таблица 2а. Модули (разделы) дисциплины, трудоемкость в часах и виды учебной работы

№	Наименование Модуля	Труд-ть часы	Лекции	Практ. занятия	Лаб. работы	Сам. работа
1	Основы схемотехники	51	10	–	11	30
2	Комбинационные схемы	50	10	–	10	30
3	Автоматы с памятью	50	12	–	12	26
4	Арифметико-логические устройства	34	4	–	4	26
5	Запоминающие устройства	33	4	–	4	25
6	Программируемые интегральные схемы	34	5	–	4	25
Всего на дисциплину		252	45	–	45	126+36(экз.)

ЗАОЧНАЯ ФОРМА ОБУЧЕНИЯ

Таблица 2б. Модули (разделы) дисциплины, трудоемкость в часах и виды учебной работы

№	Наименование модуля	Труд-ть часы	Лекции	Практ. занятия	Лаб. работы	Сам. работа
1	Основы схемотехники	42	1	–	1	40
2	Комбинационные схемы	55	2	–	3	50
3	Автоматы с памятью	67	3	–	4	60
4	Арифметико-логические устройства	32	1	–	1	30
5	Запоминающие устройства	31	0.5	–	0.5	30
6	Программируемые интегральные схемы	25	0.5	–	0.5	24
Всего на дисциплину		252	8	–	10	234

5.2. Содержание дисциплины

Модуль 1. Основы схемотехники.

Простые логические элементы (НЕ, ИЛИ, И). Классификация интегральных микросхем (ИМ). Параметры и характеристики ИМ. Система параметров логических элементов. ТТЛШ (транзистор Шоттки). Эмиттерно-связная логика (ЭСЛ). КМОП логика. Типы выходов цифровых элементов. Монтажная логика. Вспомогательные элементы цифровых устройств (элементы задержки, генераторы импульсов, элементы индикации на светодиодах и жидких кристаллах). Типовые ситуации при построении устройств на стандартных ИС (режимы неиспользуемых входов, режимы неиспользуемых элементов, наращивание числа входов, снижение нагрузок на выходах логических элементов).

Модуль 2. Комбинационные схемы.

Методика синтеза многовходовых комбинационных схем. Классификация, основные параметры двоичных дешифраторов. Линейный дешифратор. Пирамидальный дешифратор. Многоступенчатый дешифратор. Приоритетные и двоичные шифраторы. Мультиплексоры и демультимплексоры. Компараторы. Последовательный сумматор. Параллельный сумматор с последовательным переносом. Параллельный сумматор с параллельным переносом. Сумматоры групповой структуры. Сумматор с условным переносом.

Модуль 3. Автоматы с памятью.

Триггерные устройства (классификация, способы описания триггеров). RS - триггер: асинхронный и синхронный (в базисах И-НЕ и ИЛИ-НЕ). Т – триггер, D – триггер, JK – триггер. Шестиэлементная схема триггера с управлением фронтом. Схема синхронного RS-триггера с управлением уровнем. Синхронизация в цифровых устройствах. Назначение, классификация, функции и операции, выполняемые регистрами. Регистры (сдвигающие регистры, универсальные регистры). Методика синтеза синхронных регистров сдвига. Назначение и классификация двоичных счетчиков. Асинхронные суммирующие счетчики. Асинхронные вычитающие счетчики. Синхронные счетчики. Счетчики с цепью группового переноса. Двоичные счетчики (классификация, счетчики с групповой структурой). Двоично-кодированные счетчики с произвольным модулем счета (построение счетчиков методом модификации межразрядных связей и методом управляемого сброса).

Модуль 4. Арифметико-логические устройства (АЛУ).

Арифметико-логические устройства и блоки ускоренного переноса. Параметры. Схемы последовательного и параллельного переноса в АЛУ. Матричные умножители (множительно-суммирующие блоки, схемы ускоренного умножения).

Модуль 5. Запоминающие устройства.

Запоминающие устройства (классификация, система параметров). Основные структуры запоминающих устройств (структура 2D, структура 3D, структура 2DM). Масочные ЗУ (ROM), ЗУ типа PROM, ЗУ типов EPROM и E2PROM. Статические ЗУ (SRAM). Динамические ЗУ (DRAM).

Модуль 6. Программируемые интегральные схемы.

Специализированные большие интегральные схемы (классификация методов проектирования СБИС). Программируемые логические интегральные схемы (ПЛИС). Базовые матричные кристаллы (канальные БМК, бесканальные БМК, блочные БМК). Классификация ПЛИС по типу программируемых элементов. Программируемые пользователем вентильные матрицы (FPGA). Сложные программируемые логические схемы (CPLD).

5.3. Лабораторные работы

№ пп.	Порядковый номер модуля. Цели лабораторных работ	Наименование лабораторных работ	Трудоемкость в часах
1.	Модуль 1. Цель: изучение лабораторного оборудования и приборов, получение навыков исследования характеристик логических элементов и определения их параметров	Изучение лабораторного оборудования	2
		Исследование логических элементов	9

2.	Модуль 2. Цель: изучение принципов построения и методов синтеза комбинационных схем, экспериментальное исследование дешифраторов и мультиплексоров	Исследование дешифраторов	5
		Исследование мультиплексоров	5
3.	Модуль 3. Цель: изучение принципов построения и схем триггеров, получение навыков исследования характеристик триггеров, закрепление теоретического материала путем экспериментального исследования элементов ЭВМ	Исследование триггеров	8
		Синхронные триггеры с динамическим управлением	4
4.	Модуль 4. Цель: изучение АЛУ и блоков ускоренного переноса, принципов организации схем последовательного и параллельного переноса в АЛУ	Схемы последовательного и параллельного переноса в АЛУ	4
5.	Модуль 5. Цель: изучение принципов построения запоминающих устройств, овладение синтезом структур 2D, 3D и 2DM	Основные структуры запоминающих устройств	4
6.	Модуль 6. Цель: изучение САПР MAX+PLUS II, изучение языка описания логических схем AHDL, моделирование цифровых схем с использованием параметрических элементов	Система автоматизированного проектирования MAX+PLUS II	1
		Графический ввод схемы и симуляция в САПР MAX+PLUS II	1
		Описание логических схем при помощи языка AHDL	1
		Моделирование цифровых схем с использованием параметрических элементов	1

ЗАОЧНАЯ ФОРМА ОБУЧЕНИЯ

Таблица 3б. Тематика, форма лабораторных работ (ЛР) и их трудоемкость

№ пп.	Порядковый номер модуля. Цели лабораторных работ	Наименование лабораторных работ	Трудоемкость в часах
1.	Модуль 1. Цель: изучение лабораторного оборудования и приборов, получение навыков исследования характеристик логических элементов и определения их параметров	Изучение лабораторного оборудования	0.5
		Исследование логических элементов	0.5
2.	Модуль 2. Цель: изучение принципов построения и методов синтеза комбинационных схем, эксперименталь-	Исследование дешифраторов	1.5
		Исследование мультиплексоров	1.5

	ное исследование дешифраторов и мультиплексоров		
3.	Модуль 3. Цель: изучение принципов построения и схем триггеров, получение навыков исследования характеристик триггеров, закрепление теоретического материала путем экспериментального исследования элементов ЭВМ	Исследование триггеров Синхронные триггеры с динамическим управлением	2 2
4.	Модуль 4. Цель: изучение АЛУ и блоков ускоренного переноса, принципов организации схем последовательного и параллельного переноса в АЛУ	Схемы последовательного и параллельного переноса в АЛУ	1
5.	Модуль 5. Цель: изучение принципов построения запоминающих устройств, овладение синтезом структур 2D, 3D и 2DM	Основные структуры запоминающих устройств	0.5
6.	Модуль 6. Цель: изучение САПР MAX+PLUS II, изучение языка описания логических схем AHDL, моделирование цифровых схем с использованием параметрических элементов	Система автоматизированного проектирования MAX+PLUS II Графический ввод схемы и симуляция в САПР MAX+PLUS II Описание логических схем при помощи языка AHDL Моделирование цифровых схем с использованием параметрических элементов	0.5

5.4. Практические занятия

Учебным планом практические занятия не предусмотрены.

6. Самостоятельная работа обучающихся и текущий контроль успеваемости

6.1. Цели самостоятельной работы

Формирование способностей к самостоятельному познанию и обучению, поиску литературы, обобщению, оформлению и представлению полученных результатов, их критическому анализу, поиску новых и неординарных решений, аргументированному отстаиванию своих предложений, умений подготовки выступлений и ведения дискуссий.

6.2. Организация и содержание самостоятельной работы

Самостоятельная работа заключается в изучении отдельных тем курса по заданию преподавателя по рекомендуемой им учебной литературе, в подготовке к ла-

бораторным занятиям, текущему контролю успеваемости, курсовому проекту, зачёту, экзамену.

Курсовой проект выполняется в соответствии с методическими указаниями по выполнению курсового проекта, разработанными на кафедре ЭВМ.

В рамках дисциплины выполняется 12 лабораторных работ по очной и по заочной форме обучения.

При защите лабораторной работы студент показывает отчёт о выполненной работе. Докладывает и аргументировано защищает результаты выполненной работы, отвечая при этом на вопросы преподавателя, убеждая его в том, что работа выполнена верно, цели работы полностью достигнуты.

7. Учебно-методическое и информационное обеспечение дисциплины

7.1. Основная литература по дисциплине

1. Угрюмов, Е.П. Цифровая схемотехника : учеб. пособие для вузов : в составе учебно-методического комплекса / Е.П. Угрюмов. - 3-е изд. - СПб. : БХВ-Петербург, 2010. - 797 с.: ил. - (УМК-У). - Текст : непосредственный. - ISBN 978-5-9775-0162-0 : 450 p. - (ID=87398-15).

2. Травин, Г.А. Основы схемотехники телекоммуникационных устройств : учебное пособие / Г.А. Травин; Травин Г.А. - Санкт-Петербург [и др.] : Лань, 2018. - ЭБС Лань. - Текст: электронный. - ISBN 978-5-8114-2771-0. - URL: <https://e.lanbook.com/book/101849>. - (ID=136067-0).

7.2. Дополнительная литература по дисциплине

1. Новиков, Ю.В. Основы цифровой схемотехники : Базовые элементы и схемы. Методы проектирования : учебник / Ю.В. Новиков. - Москва : Мир, 2001. - 379 с. : ил. - (Современная схемотехника). - Библиогр. : с. 365 - 367. - ISBN 5-03-003449-8 : 179 p. - (ID=9131-6)

2. Новожилов, О.П. Электроника и схемотехника : учебник для вузов : в 2 ч. Ч. 2 / О.П. Новожилов; Новожилов О.П. - Москва : Юрайт, 2022. - (Высшее образование). - Образовательная платформа Юрайт. - Текст : электронный. - ISBN 978-5-534-03515-5. - URL: <https://urait.ru/bcode/490826>. - (ID=136105-0)

3. Новожилов, О.П. Электроника и схемотехника : учебник для вузов : в 2 ч. Ч. 1 / О.П. Новожилов; Новожилов О.П. - Москва : Юрайт, 2022. - (Высшее образование). - Образовательная платформа Юрайт. - Текст : электронный. - ISBN 978-5-534-03513-1. - URL: <https://urait.ru/bcode/490825>. - (ID=136104-0)

4. Миленина, С. А. Электроника и схемотехника : учебник и практикум для вузов / С. А. Миленина ; под редакцией Н. К. Миленина. — 2-е изд., перераб. и доп. — Москва : Издательство Юрайт, 2022. — 270 с. — (Высшее образование). — ISBN 978-5-534-05078-3. — Текст : электронный // Образовательная платформа Юрайт [сайт]. — URL: <https://urait.ru/bcode/492092> . - (ID=147121-0)

5. Трубочкина, Н. К. Нанoeлектроника и схемотехника в 2 ч. Часть 1 :

учебник для вузов / Н. К. Трубочкина. — 3-е изд., испр. и доп. — Москва : Издательство Юрайт, 2022. — 281 с. — (Высшее образование). — ISBN 978-5-9916-7735-6. — Текст : электронный // Образовательная платформа Юрайт [сайт]. — URL: <https://urait.ru/bcode/490155> . - (ID=136106-0)

6. Трубочкина, Н. К. Нанoeлектроника и схемотехника в 2 ч. Часть 2 : учебник для вузов / Н. К. Трубочкина. — 3-е изд., испр. и доп. — Москва : Издательство Юрайт, 2022. — 250 с. — (Высшее образование). — ISBN 978-5-9916-7737-0. — Текст : электронный // Образовательная платформа Юрайт [сайт]. — URL: <https://urait.ru/bcode/490532> . - (ID=136107-0)

7. Коломейцева, М. Б. Основы импульсной и цифровой техники : учебное пособие для вузов / М. Б. Коломейцева, В. М. Беседин, Т. В. Ягодкина. — 2-е изд., испр. и доп. — Москва : Издательство Юрайт, 2022. — 124 с. — (Высшее образование). — ISBN 978-5-534-06429-2. — Текст : электронный // Образовательная платформа Юрайт [сайт]. — URL: <https://urait.ru/bcode/493989>. - (ID=147122-0).

8. Травин, Г.А. Схемотехника и расчет бестрансформаторных усилителей с обратными связями : учебное пособие / Г.А. Травин, Д.С. Травин; Травин Г.А., Травин Д.С. - 2-е изд. - Санкт-Петербург [и др.] : Лань, 2019. - ЭБС Лань. - Текст : электронный. - ISBN 978-5-8114-3667-5. - URL: <https://e.lanbook.com/book/122153>. - (ID=136068-0).

9. Муханин, Л.Г. Схемотехника измерительных устройств : учебное пособие для вузов по направлению подготовки и специальности «Приборостроение» / Л.Г. Муханин. - 4-е изд. - Санкт-Петербург [и др.] : Лань, 2019. - (Учебники для вузов. Специальная литература). - ЭБС Лань. - Текст : электронный. - ISBN 978-5-8114-0843-6. - URL: <https://e.lanbook.com/book/111201>. - (ID=111510-0).

10. Алексенко, А.Г. Основы микросхемотехники / А.Г. Алексенко. - 3-е изд. - М. : Лаборатория Базовых Знаний [и др.] : БИНОМ, 2011. - 448 с. - (Технический университет). - Текст : непосредственный. - ISBN 978-5-94774-002-8 : 145 р. 20 к. - (ID=89593-15).

11. Игнатов, А.Н. Микросхемотехника и наноэлектроника : учебное пособие для вузов по направлению подготовки 210400 «Телекоммуникации» / А.Н. Игнатов. - Санкт-Петербург [и др.] : Лань, 2011. - ЭБС Лань. - Текст : электронный. - ISBN 978-5-8114-1161-0. - URL: <https://e.lanbook.com/book/2035>. - (ID=137072-0).

12. Амосов, В.В. Схемотехника и средства проектирования цифровых устройств : учебное пособие для вузов 220100 «Системный анализ и управление» и 230100 «Информатика и вычислительная техника» : в составе учебно-методического комплекса / В.В. Амосов. - СПб. : БХВ-Петербург, 2007. - 542 с. : ил. - (Учебное пособие) (УМК-У). - Библиогр.: с. 537. - Текст : непосредственный. - ISBN 978-5-9775-0018-0 : 360 р. - (ID=71733-19).

7.3 Методические материалы

1. Экзаменационные вопросы по дисциплине «Схемотехника ЭВМ». Направление подготовки бакалавров - 09.03.01 Информатика и вычислительная техника. Профиль - Вычислительные машины, комплексы, системы и сети : в составе учебно-методического комплекса / Каф. Электронно-вычислительные машины ;

сост. Р.Н. Филиппов. - Тверь : ТвГТУ, 2017. - (УМК-В). - Сервер. - Текст : электронный. - (ID=124439-0).

2. Методические указания к курсовому проекту по дисциплине «Схемотехника ЭВМ». Направление подготовки бакалавров - 09.03.01 Информатика и вычислительная техника. Профиль - Вычислительные машины, комплексы, системы и сети : в составе учебно-методического комплекса / Каф. Электронно-вычислительные машины ; сост. Р.Н. Филиппов. - Тверь : ТвГТУ, 2017. - (УМК-М). - Сервер. - Текст : электронный. - (ID=124438-0).

3. Вопросы для зачета по дисциплине «Схемотехника ЭВМ». Направление подготовки бакалавров - 09.03.01 Информатика и вычислительная техника. Профиль - Вычислительные машины, комплексы, системы и сети : в составе учебно-методического комплекса / Каф. Электронно-вычислительные машины ; сост. Р.Н. Филиппов. - Тверь : ТвГТУ, 2017. - (УМК-В). - Сервер. - Текст : электронный. - (ID=124437-0).

4. Сборник задач по схемотехнике ЭВМ : для студентов спец. "Вычисл. машины, комплексы, системы и сети" / Тверской гос. техн. ун-т, Каф. ЭВМ ; сост. В.М. Рудаков. - Тверь : ТвГТУ, 1996. - 43 с. - 4125 р. - (ID=329-19).

5. Схемотехника : метод. указ. к лаб. работам для спец. 22.01 / сост. В.М. Рудаков ; Тверской политехн. ин-т, каф. ЭВМ. - Тверь : ТвеПИ, 1991. - 94 с. : схемы. - Текст : непосредственный. - 25 к. - (ID=48369-11).

6. Скаржепа, В.А. Электроника и микросхемотехника : сборник задач / В.А. Скаржепа, В.И. Сенько. - Киев : Вища школа, 1989. - 240 с. - Текст : непосредственный. - 90 к. - (ID=102812-61)

7. Скаржепа, В.А. Электроника и микросхемотехника : лабораторный практикум : учебное пособие для вузов по специальности «Автоматика и управление в технических системах» / В.А. Скаржепа, А.А. Новацкий, В.И. Сенько; под общей редакцией А.А. Краснопрошиной. - Киев : Вища школа, 1989. - 279 с. : ил. - Библиогр. в конце гл. - Текст : непосредственный. - ISBN 5-11-001380-2 : 1 р. 10 к. - (ID=57778-27).

7.4. Программное обеспечение

1. Операционная система Microsoft Windows: лицензии № ICM-176609 и № ICM-176613 (Azure Dev Tools for Teaching).

2. Microsoft Office 2019 Russian Academic: OPEN No Level: лицензия № 41902814.

3. Программный пакет Altera MAX+PLUS II.

4. Программный пакет Proteus Design Suite.

7.5. Специализированные базы данных, справочные системы, электронно-библиотечные системы, профессиональные порталы в Интернет

ЭБС и лицензионные ресурсы ТвГТУ размещены:

1. Ресурсы: <https://lib.tstu.tver.ru/header/obr-res>

2. ЭКТвГТУ: <https://elib.tstu.tver.ru/MegaPro/Web>

3. ЭБС «Лань»: <https://e.lanbook.com/>
4. ЭБС «Университетская библиотека онлайн»: <https://www.biblioclub.ru/>
5. ЭБС «IPRBooks»: <https://www.iprbookshop.ru/>
6. Электронная образовательная платформа «Юрайт» (ЭБС «Юрайт»): <https://urait.ru/>
7. Научная электронная библиотека eLIBRARY: <https://elibrary.ru/>
8. Информационная система «ТЕХНОРМАТИВ». Конфигурация «МАКСИМУМ» : сетевая версия (годовое обновление): [нормативно-технические, нормативно-правовые и руководящие документы (ГОСТы, РД, СНИПы и др.]. Диск 1,2,3,4. - М.: Технорматив, 2014. - (Документация для профессионалов). - CD. - Текст : электронный. - 119600 р. – (105501-1).
9. База данных учебно-методических комплексов: <https://lib.tstu.tver.ru/header/umk.html>

УМК размещен: <https://elib.tstu.tver.ru/MegaPro/GetDoc/Megapro/111766>.

8. Материально-техническое обеспечение

Кафедра электронных вычислительных машин имеет аудитории для проведения лекционных и лабораторных занятий по дисциплине; специализированный учебный класс для проведения практикумов и самостоятельной работы, оснащенный современной лабораторной, компьютерной и офисной техникой, необходимым программным обеспечением, электронными учебными пособиями и законодательно-правовой поисковой системой, имеющий безлимитный выход в глобальную сеть.

9. Оценочные средства для проведения промежуточной аттестации

9.1. Оценочные средства для проведения промежуточной аттестации в форме экзамена

1. Шкала оценивания промежуточной аттестации в форме экзамена – «отлично», «хорошо», «удовлетворительно», «неудовлетворительно».
2. Критерии оценки и ее значения:
 Для показателя «знать» (количественный критерий):
 отсутствие знаний – 0 баллов,
 наличие знаний – 2 балла.
 Для показателя «уметь» (количественный критерий):
 отсутствие умения – 0 баллов,
 выполняет типовые задания с использованием стандартных алгоритмов – 1 балл,
 выполняет усложненные задания на основе оригинальных алгоритмов решения или комбинации стандартных алгоритмов решения – 2 балла.
 Критерии оценки за экзамен приводятся в экзаменационном билете.
3. Вид экзамена – письменный экзамен.
4. Форма экзаменационного билета.

Билет соответствует утвержденной Положением о рабочих программах дисциплин, соответствующих ФГОС ВО, форме. Типовой образец экзаменационного билета приведен в Приложении. Обучающемуся даётся право выбора заданий из числа, содержащихся в билете, принимая во внимание оценку, на которую он претендует.

С целью повышения ответственности обучающегося за результат экзамена устанавливаются следующие требования:

частично правильные ответы с дробными баллами не предусмотрены;
верное выполнение задания (решения задачи) не допускает любых погрешностей по существу задания.

Число экзаменационных билетов – 25. Число вопросов (заданий) в экзаменационном билете – 3.

Продолжительность экзамена – 60 минут.

5. База заданий, предназначенных для предъявления студентам на экзамене.

Студентам предлагается следующий перечень теоретических вопросов, содержащихся в экзаменационных билетах:

1. Простые логические элементы (НЕ, ИЛИ, И)
2. Классификация интегральных микросхем (ИМ). Параметры и характеристики ИМ
3. Методика синтеза многовыходовых комбинационных схем
4. Система параметров логических элементов
5. ТТЛШ (транзистор Шоттки). Эмиттерно-связная логика (ЭСЛ). КМОП логика
6. Типы выходов цифровых элементов. Монтажная логика.
7. Вспомогательные элементы цифровых устройств (элементы задержки, генераторы импульсов, элементы индикации на светодиодах и жидких кристаллах)
8. Типовые ситуации при построении устройств на стандартных ИС (режимы неиспользуемых входов, режимы неиспользуемых элементов, наращивание числа входов, снижение нагрузок на выходах логических элементов)
9. Классификация, основные параметры двоичных дешифраторов. Линейный дешифратор. Пирамидальный дешифратор. Многоступенчатый дешифратор
10. Приоритетные и двоичные шифраторы
11. Мультиплексоры и демультимплексоры
12. Компараторы
13. Последовательный сумматор
14. Параллельный сумматор с последовательным переносом
15. Параллельный сумматор с параллельным переносом
16. Сумматоры групповой структуры
17. Сумматор с условным переносом
18. Арифметико-логические устройства и блоки ускоренного переноса. Параметры. Схемы последовательного и параллельного переноса в АЛУ.
19. Матричные множители (множительно-суммирующие блоки, схемы ускоренного умножения)

20. Триггерные устройства (классификация, способы описания триггеров)
21. RS - триггер: асинхронный и синхронный (в базисах И-НЕ и ИЛИ-НЕ)
22. T – триггер, D – триггер, JK - триггер
23. Шестиэлементная схема триггера с управлением фронтом
24. Схема синхронного RS-триггера с управлением уровнем
25. Синхронизация в цифровых устройствах
26. Назначение, классификация, функции и операции выполняемые регистрами
27. Регистры (сдвигающие регистры, универсальные регистры). Методика синтеза синхронных регистров сдвига
28. Назначение и классификация двоичных счетчиков
29. Асинхронные суммирующие счетчики. Асинхронные вычитающие счетчики
30. Синхронные счетчики. Счетчики с цепью группового переноса.
31. Двоичные счетчики (классификация, счетчики с групповой структурой)
32. Двоично-кодированные счетчики с произвольным модулем счета (построение счетчиков методом модификации межразрядных связей и методом управляемого сброса)
33. Преобразователи кодов. Преобразователи двоично-десятичного кода в двоичный код
34. Способы построения клавиатуры
35. Запоминающие устройства (классификация, система параметров)
36. Основные структуры запоминающих устройств (структура 2D, структура 3D, структура 2DM)
37. Масочные ЗУ (ROM), ЗУ типа PROM, ЗУ типов EPROM и E2PROM
38. Статические ЗУ (SRAM)
39. Динамические ЗУ (DRAM)
40. Специализированные большие интегральные схемы (классификация методов проектирования СБИС).
41. Программируемые логические интегральные схемы (ПЛИС)
42. Базовые матричные кристаллы (канальные БМК, бесканальные БМК, блочные БМК)
43. Классификация ПЛИС по типу программируемых элементов
44. Программируемые пользователем вентиляльные матрицы (FPGA)
45. Сложные программируемые логические схемы (CPLD)
46. Язык проектирования аппаратных средств VHDL. Синтаксические конструкции и основные понятия языка. Пример поведенческого описания элементов на VHDL
47. Структура процессорного устройства. Два подхода в построении процессорных устройств
48. Синтез операционных устройств с использованием принципа схемной логики
49. Синтез управляющих устройств с использованием принципа схемной логики.

50. Построение управляющих устройств с использованием принципа программируемой логики

9.2. Оценочные средства промежуточной аттестации в форме зачёта

1. Шкала оценивания промежуточной аттестации – «зачтено», «не зачтено».

2. Вид промежуточной аттестации в форме зачёта.

Вид промежуточной аттестации устанавливается преподавателем по согласованию с заведующим кафедрой по результатам текущего контроля знаний обучающегося без дополнительных контрольных испытаний.

3. Критерии проставления зачёта при промежуточной аттестации без выполнения дополнительного итогового контрольного испытания.

Оценка «зачтено» выставляется обучающемуся при условии выполнения и защиты им всех практических работ, предусмотренных в Программе.

9.3. Оценочные средства для проведения промежуточной аттестации в форме курсового проекта

Учебным планом по дисциплине предусмотрен курсовой проект.

1. Шкала оценивания курсового проекта – «отлично», «хорошо», «удовлетворительно», «неудовлетворительно».

2. Примерная тематика курсового проекта.

Разработка цифрового арифметико-логического устройства на интегральных микросхемах с аппаратным управлением.

Разработка цифрового арифметико-логического устройства на интегральных микросхемах с программным управлением.

3. Критерии итоговой оценки за курсовой проект приведены в таблице 4.

Рекомендуется оценку проекта осуществлять по аналитической шкале, учитывающей качество проекта по каждому его разделу путём выставления по ним определённых баллов. Оценивание проекта в целом (интегральная оценка) осуществляется по сумме баллов по разделам. При этом нулевой балл по особо значимым разделам означает интегральную оценку за проект как неудовлетворительную.

Таблица 4. Оцениваемые показатели для проведения промежуточной аттестации в форме курсового проекта

№ раздела	Наименование раздела	Баллы по шкале уровня
1	Введение	Выше базового – 2 Базовый – 1 Ниже базового – 0
2	Обоснование схмотехнологии, выбранной для реализации устройства	Выше базового – 2 Базовый – 1 Ниже базового – 0
3	Разработка структурной и функциональной схем устройства	Выше базового – 2 Базовый – 1 Ниже базового – 0

4	Реализация основных узлов устройства (клавиатуры, узла предварительной обработки операндов, АЛУ, блока управления и системы отображения)	Выше базового – 2 Базовый – 1 Ниже базового – 0
5	Реализация блока управления в соответствии с заданным принципом управления	Выше базового – 2 Базовый – 1 Ниже базового – 0
6	Расчет параметров устройства и анализ их на соответствие ТЗ	Выше базового – 2 Базовый – 1 Ниже базового – 0
7	Разработка принципиальной схемы устройства	Выше базового – 2 Базовый – 1 Ниже базового – 0
8	Выводы	Выше базового – 2 Базовый – 1 Ниже базового – 0
9	Библиографический список	Выше базового – 2 Базовый – 1 Ниже базового – 0

Критерии итоговой оценки за курсовой проект:

«отлично» – при сумме баллов от 14 до 18;

«хорошо» – при сумме баллов от 8 до 13;

«удовлетворительно» – при сумме баллов от 6 до 7;

«неудовлетворительно» – при сумме баллов менее 6.

4. В процессе выполнения курсового проекта руководитель осуществляет систематическое консультирование.

5. Дополнительные процедурные сведения:

– студенты выбирают тему для курсового проекта самостоятельно из предложенного списка и согласовывают свой выбор с преподавателем в течение двух первых недель обучения;

– проверку и оценку работы осуществляет руководитель, который доводит до сведения обучающегося достоинства и недостатки курсового проекта и ее оценку. Оценка проставляется в зачётную книжку обучающегося и ведомость для курсового проекта. Если обучающийся не согласен с оценкой руководителя, проводится защита работы перед комиссией, которую назначает заведующий кафедрой;

– защита курсового проекта проводится в течение двух последних недель семестра и выполняется в форме устной защиты в виде доклада и презентации на 5-7 минут с последующим ответом на поставленные вопросы, в ходе которых выясняется глубина знаний студента и самостоятельность выполнения работы;

– работа не подлежит обязательному внешнему рецензированию;

– курсовые проекты хранятся на кафедре в течение трёх лет.

10. Методические рекомендации по организации изучения дисциплины

Студенты перед началом изучения дисциплины ознакомлены с системами кредитных единиц и балльно-рейтинговой оценки.

Студенты, изучающие дисциплину, обеспечиваются электронными изданиями или доступом к ним, учебно-методическим комплексом по дисциплине.

11. Внесение изменений и дополнений в рабочую программу дисциплины

Содержание рабочих программ дисциплин ежегодно обновляется протоколами заседаний кафедры по утвержденной «Положением о структуре, содержании и оформлении рабочих программ дисциплин по образовательным программам, соответствующим ФГОС ВО с учетом профессиональных стандартов» форме.

Приложение 1

Федеральное государственное бюджетное образовательное учреждение
высшего образования
«Тверской государственный технический университет»

Направление подготовки бакалавров 09.03.01 Информатика и вычислительная техника

Направленность (профиль): Вычислительные машины, комплексы, системы и сети

Кафедра «Электронные вычислительные машины»

Дисциплина «Цифровая схемотехника»

ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ № 1

1. Вопрос для проверки уровня «ЗНАТЬ» — 0 или 2 балла:

Классификация интегральных микросхем (ИМ).

Параметры и характеристики ИМ.

2. Вопрос для проверки уровня «ЗНАТЬ» — 0 или 1 балл:

Построение управляющих устройств с использованием принципа программируемой логики.

3. Задание для проверки уровня «УМЕТЬ» — 0 или 2 балла:

Составить схему двоичного счетчика с модулем счета 6.

Критерии итоговой оценки за экзамен:

«отлично» — при сумме баллов 5;

«хорошо» — при сумме баллов 4;

«удовлетворительно» — при сумме баллов 3;

«неудовлетворительно» — при сумме баллов 0, 1 или 2.

Составитель: доцент кафедры ЭВМ _____ Р.Н. Филиппов

Заведующий кафедрой ЭВМ _____ А.Р. Хабаров